

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-94503

(43) 公開日 平成7年(1995)4月7日

(51) Int.Cl.⁶

H 0 1 L 21/316

識別記号

庁内整理番号

S 7352-4M

F I

技術表示箇所

審査請求 未請求 請求項の数 4 O L (全 8 頁)

(21) 出願番号 特願平5-238029

(22) 出願日 平成5年(1993)9月24日

(71) 出願人 000002118

住友金属工業株式会社

大阪府大阪市中央区北浜4丁目5番33号

(72) 発明者 山西 良樹

大阪府大阪市中央区北浜4丁目5番33号

住友金属工業株式会社内

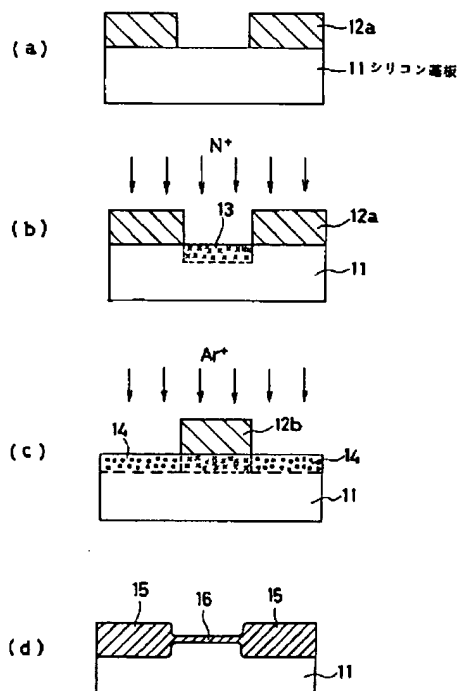
(74) 代理人 弁理士 井内 龍二

(54) 【発明の名称】 シリコン基板の酸化方法

(57) 【要約】

【目的】 熱酸化時におけるシリコン基板11の酸化速度を部分的に減少させることができ、またシリコン基板11中のドーパント濃度を变化させることなく酸化速度を部分的に増大させることができ、しかもイオン注入量を調節することにより酸化速度を制御して所望の厚さのシリコン酸化膜15、16を容易に部分的に形成することができる。従って、酸化膜厚の異なる領域を一度の熱酸化で形成することができ、ドーパントの拡散の防止、抵抗率の制御性の向上及び製造コストの削減を図ることができ、半導体製造の広い範囲で用いることができるシリコン基板11の酸化方法を提供すること。

【構成】 シリコン基板11に窒素イオン及びアルゴンイオンを注入した後、シリコン基板11表面の熱酸化を行うシリコン基板11の酸化方法。



1

【特許請求の範囲】

【請求項1】 シリコン基板に窒素イオンを注入した後、前記シリコン基板表面の熱酸化を行うことを特徴とするシリコン基板の酸化方法。

【請求項2】 シリコン基板にアルゴンイオンを注入した後、前記シリコン基板表面の熱酸化を行うことを特徴とするシリコン基板の酸化方法。

【請求項3】 シリコン基板に窒素イオンおよびアルゴンイオンを注入した後、前記シリコン基板表面の熱酸化を行うことを特徴とするシリコン基板の酸化方法。

【請求項4】 窒素イオンとともにシリコンイオンも注入することを特徴とする請求項1または請求項3記載のシリコン基板の酸化方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明はシリコン基板の酸化方法に関し、より詳細にはシリコン基板表面の熱酸化を行う際に酸化速度を制御することができるシリコン基板の酸化方法に関する。

【0002】

【従来の技術】半導体装置の製造において、シリコン酸化膜の果たしている役割は大きく、該シリコン酸化膜は個々の能動素子や受動素子等の素子間を電気的に分離する素子間分離領域のフィールド酸化膜や、MOSトランジスタのゲート酸化膜等として広く利用されている。したがって、前記シリコン酸化膜を形成する技術は重要な技術となっており、該シリコン酸化膜を形成する技術としては、シリコン基板表面を直接酸化する熱酸化法がある。

【0003】従来の一般的な熱酸化法を用いたシリコン基板の酸化方法では、シリコン基板に O_2 や $H_2 + O_2$ 等の酸化雰囲気中で高温の熱処理を施すことにより前記シリコン基板表面をシリコン酸化膜に変化させている。

【0004】このようなシリコン基板の酸化方法においては、形成される前記シリコン酸化膜の膜厚の制御を、通常、熱処理時における温度、時間、酸素分圧等の値を変化させることによって行っている。

【0005】また、前記シリコン基板中の原子空孔濃度によって酸化速度は制御される。すなわち、該シリコン基板中の原子空孔濃度が高くなると、小さなエネルギーで $Si-Si$ 結合が切れるため、酸化速度が増大する。例えば、該シリコン基板中のドーパント（As、P、B等）濃度が高くなると、フェルミレベルの位置がずれ、原子空孔の濃度が高くなり、酸化速度が増加することが知られている（C.P.Hoand J.D.plummer, J.Electrochem. Soc., 126(1979)1523）。また、ドーパントの導入にイオン注入法を用いた場合、誘起される欠陥のうち、原子空孔は基板表面近傍に多く分布し、このため基板表面の酸化速度が増大することが知られている（S.Solmi et al, Appl. Phys. Lett., 51(1987)331）。したがっ

2

て、ドーパントの導入をイオン注入法を用いて行い、またイオンの種類、イオン注入時の加速電圧及び注入量等を制御することにより基板表面の原子空孔の分布が制御され、酸化速度が制御される。

【0006】また、例えばゲート酸化膜のように素子の微細化に伴って薄くなってきた前記シリコン酸化膜を形成する場合には、酸化速度を減少させる方法として、通常、熱処理時における温度を下げる方法や雰囲気中の酸素分圧を小さくする方法等が採用されている。

10 【0007】ところで、同一シリコン基板上に酸化膜厚の異なる領域を作成するには、通常複数回の熱酸化を組み合わせて行う方法が用いられており、例えば、半導体装置の素子分離領域及び素子領域を形成する場合に用いられる方法としてLOCOS法（Local Oxidation of Silicon）が知られている。

【0008】図5は従来のLOCOS法（Local Oxidation of Silicon）により素子分離領域を形成する場合における各工程を示した模式的断面図である。

20 【0009】まず、pウェルを形成しておいたシリコン基板41表面の一回目の熱酸化を行ってシリコン酸化膜43を形成し、このシリコン酸化膜43上の全面にCVDによりシリコン窒化膜42を形成する（図5（a））。

【0010】この後、フォトリソグラフィによるレジストパターン（図示せず）を形成し、すなわち後の工程で厚いシリコン酸化膜45（図5（d））を形成する素子分離領域上のシリコン窒化膜42に選択的エッチングを施し、後のイオン注入工程でマスクとなるシリコン窒化膜パターン42aを形成する（図5（b））。

30 【0011】次に、前記選択的エッチングにより露出させたシリコン酸化膜43に、シリコン窒化膜パターン42aをマスクとしてセルフアライメント的に高濃度のp型イオンを素子分離用イオンとして注入し、素子分離領域47を形成する（図5（c））。

【0012】この後、シリコン酸化膜43に二回目の熱酸化処理を施し、厚いシリコン酸化膜45を形成し（図5（d））、その後シリコン窒化膜パターン42aと、素子分離領域47上以外のシリコン酸化膜43とをエッチングにより除去する。

40 【0013】次に、温度、時間、雰囲気中の酸素分圧等を制御しながら三回目の熱酸化を行い、薄いシリコン酸化膜46を形成する。その後、薄いシリコン酸化膜46にセルフアライメント的にしきい値制御用のp型イオンを注入し、素子領域48を形成する（図5（e））。

【0014】

【発明が解決しようとする課題】上記した従来の一般的な熱酸化法によるシリコン基板の酸化方法において、熱処理時における温度、時間、酸素分圧等により酸化膜厚を制御する場合、シリコン基板表面全体が制御されるため、部分的に酸化膜厚を制御することができないという

課題があり、したがって一度の熱酸化では1種類の膜厚しか形成できないという課題があった。

【0015】また、図5に示した従来のLOCOS法を用いたシリコン基板の酸化方法においては、半導体装置の素子分離領域47及び素子領域48を形成する際、同一シリコン基板41上に酸化膜厚の異なる領域を形成する。その際、通常、3回の熱酸化を行う。

【0016】しかしながら、熱酸化の回数が多いと、ドーパントイオンが不要に拡散し、ドーパント分布の制御性が低下するという課題があり、このため半導体製造工程上利用できない箇所があるという課題があった。また、複数回の熱酸化工程、シリコン窒化膜の形成工程及びエッチング工程が必要であるため、工程を簡略化することができず、製造コストが高つくという課題があった。

【0017】このような問題に対処するため、イオン注入法を利用してドーパントを注入し、しかもイオンの種類、イオン注入時の加速電圧及び注入量を制御することにより部分的に酸化速度を制御する方法も考えられるが、この方法では酸化速度を増加させる方向にしか制御することができないという課題があり、また、酸化速度を増加させたい部分のドーパント濃度を不要に高くしてしまうため、抵抗率等の制御性が低下するという課題があり、半導体製造工程上利用できない場合があり、したがって酸化膜厚の異なる領域を一度の熱酸化で形成することは困難であるという課題があった。

【0018】本発明はこのような課題に鑑みなされたものであって、シリコン基板の酸化速度を部分的に減少させることができ、シリコン基板中のドーパント濃度を変化させることなく酸化速度を部分的に増大させることができ、しかもイオン注入量等を調節することにより酸化速度を制御して所望の厚さのシリコン酸化膜を容易に部分的に形成することができ、従って酸化膜厚の異なる領域を一度の熱酸化で形成することができ、ドーパントの拡散の防止、抵抗率の制御性の向上及び製造コストの削減を図ることができ、半導体製造の広い範囲で用いることができるシリコン基板の酸化方法を提供することを目的としている。

【0019】

【課題を解決するための手段】上記目的を達成するために本発明に係るシリコン基板の酸化方法は、シリコン基板に窒素イオンを注入した後、前記シリコン基板表面の熱酸化を行うことを特徴としている(1)。

【0020】また本発明に係るシリコン基板の酸化方法は、シリコン基板にアルゴンイオンを注入した後、前記シリコン基板表面の熱酸化を行うことを特徴としている。(2)

また本発明に係るシリコン基板の酸化方法は、シリコン基板に窒素イオンおよびアルゴンイオンを注入した後、前記シリコン基板表面の熱酸化を行うことを特徴として

いる(3)。

【0021】さらに本発明に係るシリコン基板の酸化方法は、窒素イオンとともにシリコンイオンも注入することを特徴としている(4)。

【0022】

【作用】図1は窒素イオン、窒素イオン及びシリコンイオン、アルゴンイオン、ひ素イオンを注入した各シリコン基板と、イオンを注入しないシリコン基板とに酸化温度を900℃から950℃に変化させて乾燥酸素雰囲気中で60分間の熱酸化処理を施し、得られた各シリコン酸化膜の厚みを比較したグラフである。

【0023】図1から明らかなように、イオンを注入しない場合、900℃における前記シリコン酸化膜の膜厚は約18nmであり、酸化速度は約0.3nm/minであった。また、ドーパントであるひ素(As)イオンを注入した場合、900℃における膜厚は約56nmであり、酸化速度は約0.95nm/minである。

【0024】これに対して窒素イオンを注入した場合および窒素イオンとシリコンイオンとを注入した場合は、900℃における膜厚は約5nmであり、酸化速度は約0.08nm/minとイオンを注入しない場合の約1/4に減少している。このような現象は、注入された窒素イオンが基板中のシリコン原子と反応して窒化物を形成し、酸素の拡散と、シリコン原子と酸素との反応とを抑制することに起因して生じる。また、窒素イオンとシリコンイオンとを注入する場合には、注入されたシリコンイオンが基板中のSi-Si結合を切断して窒素イオンと結びつきやすくなること、および注入されたシリコンイオン自身も窒素イオンと結合することから注入した窒素イオンが有効に利用されるので、窒素イオンだけを注入する場合に比べて窒素イオンの注入量が少なくて済む。

【0025】一方、アルゴン(Ar)イオンを注入した場合は、900℃における膜厚は約26nmであり、酸化速度は約0.43nm/minとイオンを注入しなかった場合の約1.4倍に増加している。このような現象は、注入されたアルゴンイオンによりシリコン基板表面に原子空孔が増加することに起因して生じ、また酸化温度が高くなるにしたがって酸化速度が増加している。

【0026】また、図2は乾燥酸素雰囲気中で950℃、60分間の熱酸化を行った場合における窒素イオン、窒素イオンとシリコンイオン、及びアルゴンイオンの注入量に対するシリコン酸化膜の膜厚の変化を示したグラフである。図2からわかるように、熱酸化時における温度等の条件とは独立して窒素イオン、窒素イオンとシリコンイオン、及びアルゴンイオンの注入量を変化させることにより前記シリコン酸化膜の膜厚を制御することが可能である。したがって、熱酸化前に前記シリコン基板表面の種々の領域に注入量を変化させて窒素イオン、窒素イオンとシリコンイオン、あるいはアルゴンイ

5

オンを注入しておけば、1回の熱酸化で異なる膜厚の前記シリコン酸化膜を形成することが可能となる。

【0027】なお、シリコンイオンの注入は窒素イオン注入の前後いずれに行ってもよく、また同時に行ってもよい。

【0028】上記(1)記載のシリコン基板の酸化方法によれば、窒素イオンがシリコン基板中のシリコン原子と反応することにより窒化物が形成されることとなり、窒素イオン注入領域ではSi-N結合を切るために大きなエネルギーが必要となり、部分的に酸化速度が減少する。しかも窒素はドーパントではないため、抵抗率の制御性が低下することはない。

【0029】また、窒素イオンの注入量等を調節することにより熱酸化時の条件とは独立して酸化速度が制御されるため、所望箇所に所望厚さのシリコン酸化膜を容易に形成することが可能となる。ただし、窒素イオンの注入量が多すぎると前記シリコン基板に欠陥が生じることがあるので、シリコンイオンを合わせて注入するのが好ましい。

【0030】また上記(2)記載のシリコン基板の酸化方法によれば、アルゴンイオンを注入することにより前記シリコン基板の表面における原子空孔濃度が高まり、アルゴンイオン注入領域では小さなエネルギーでSi-Si結合が切れ、しかもアルゴンはドーパントではないため、前記シリコン基板中のドーパント濃度を变化させることなく部分的に酸化速度を増大させることが可能となり、抵抗率の制御性の向上が図られ、半導体製造における利用範囲が広がる。また、アルゴンイオンの注入量等を調節することにより熱酸化時の条件とは独立して酸化速度が制御されるため、所望箇所に所望厚さのシリコン酸化膜を容易に形成することが可能となる。

【0031】また上記(3)記載のシリコン基板の酸化方法によれば、上記(1)及び(2)記載の方法による作用と同様の作用が得られ、これに加えて例えばシリコン基板に素子分離領域を形成する場合や異なるゲート酸化膜厚を有するMOSTランジスタを形成する場合において、熱酸化前の前記シリコン基板に窒素イオン注入領域とアルゴンイオン注入領域とを形成しておくことにより、酸化速度の速い部分と遅い部分とが形成され、酸化膜厚の異なる領域が1度の熱酸化で容易に形成される。このため、複数回の熱酸化によるドーパントの拡散がなくなり、ドーパント分布の制御性が向上し、また熱酸化工程やシリコン窒化膜の形成工程及びエッチング工程等の省略化が図られ、製造コストが大幅に削減される。

【0032】さらに上記(4)記載のシリコン基板の酸化方法によれば、上記(1)、(3)記載の方法による作用に加え、注入した窒素イオンがより有効に利用されるため、窒素イオンの注入量を少なくすることが可能となる。

【0033】

6

【実施例】以下、本発明に係るシリコン基板の酸化方法の実施例を図面に基づいて説明する。

【0034】図3は実施例に係るシリコン基板の酸化方法を工程順に示した模式的断面図である。なお、ここでは素子分離領域を形成する場合について説明する。まず、シリコン基板11上にレジスト(図示せず)を塗布した後、後の工程で厚いシリコン酸化膜15(図3(d))を形成する素子分離領域上にフォトリソグラフィによりレジストパターン12aを形成する(図3(a))。

【0035】次に、このレジストパターン12aをマスクとして窒素イオンを例えば25kV、 $5 \times 10^{15} \text{ cm}^{-2}$ の条件で注入し、窒素イオン注入領域13を形成する(図3(b))。

【0036】この後、レジストパターン12aをエッチングにより除去した後、後の工程で薄いシリコン酸化膜16(図3(d))を形成する素子領域上にフォトリソグラフィによりレジストパターン12bを形成し、このレジストパターン12bをマスクとしてドーパントではないアルゴンイオンを例えば58.8kV、 $5 \times 10^{15} \text{ cm}^{-2}$ の条件で注入し、アルゴンイオン注入領域14を形成する(図3(c))。なおこの時、同時に素子分離用のドーパントイオンの注入を行うことができる。

【0037】次に、レジストパターン12bを除去した後、酸素ガスを用い、1050℃で4時間の熱酸化を行うと、図1に示したように窒素イオン注入領域13では酸化速度が減少し、膜厚が約7nmの薄いシリコン酸化膜16が形成されるとともに、アルゴンイオン注入領域14では酸化速度が増大し、膜厚が約170nmの厚いシリコン酸化膜15が形成される(図3(d))。なお、ここで形成された薄いシリコン酸化膜16が素子領域、厚いシリコン酸化膜15が素子分離領域となる。

【0038】上記したように本実施例に係るシリコン基板11の酸化方法にあつては、シリコン基板11に窒素イオン及びアルゴンイオンを注入した後、シリコン基板11表面の熱酸化を行うので、窒素イオンがシリコン基板11中のシリコン原子と反応することにより窒化物が形成され、窒素イオン注入領域13ではSi-N結合を切るために大きなエネルギーが必要となり、また酸素の拡散も抑制されるため、部分的に酸化速度を減少させることができる。しかも、窒素はドーパントではないため、抵抗率の制御性が低下することはない。

【0039】また、アルゴンイオンを注入することによりシリコン基板11表面における原子空孔濃度が高まり、アルゴンイオン注入領域14では小さなエネルギーでSi-Si結合が切れ、しかもアルゴンはドーパントではないため、シリコン基板11中のドーパント濃度が変化することなく部分的に酸化速度が増大し、抵抗率の制御性が向上し、半導体製造における利用範囲を広げることができる。

50

【0040】さらに、イオン注入量を調節することにより熱酸化時の条件とは独立して酸化速度を制御することができ、所望箇所に所望厚さのシリコン酸化膜を容易に形成することができる。

【0041】したがって、例えばシリコン基板11に素子分離領域を形成する場合において、熱酸化前のシリコン基板11に窒素イオン注入領域13とアルゴンイオン注入領域14とを形成しておくことにより酸化速度の違い部分と遅い部分とを形成することができ、一度の熱酸化であっても厚いシリコン酸化膜15からなる前記素子分離領域と薄いシリコン酸化膜16からなる前記素子領域とを同時に形成することができる。このため、複数回の熱酸化によるドーパントの拡散をなくしてドーパント分布の制御性を向上させることができ、また熱酸化工程やシリコン窒化膜の形成工程及びエッチング工程等を省略して製造コストを大幅に削減することができる。

【0042】また、上記した方法により前記素子分離領域を形成した後にMOSトランジスタを製造する場合、薄いシリコン酸化膜16をチャンネル用イオン注入時の保護酸化膜として用いることができ、通常のLOCOS法における再酸化を省略することができ、製造コストの削減をより一層図ることができる。

【0043】なお本実施例においては、窒素イオンを単独で注入した場合を例にとって説明したが、別の実施例において、窒素イオンとともにシリコンイオンも注入した場合には、窒素イオンの注入量を少なくしてもよく、この場合も本実施例における効果と同等の効果を得ることができ、これに加えてシリコン基板に欠陥を生じさにくくすることができる。

【0044】また、図4は別の実施例に係るシリコン基板の酸化方法を工程順に示した模式的断面図である。ここでは、膜厚の異なるゲート酸化膜を有するMOSトランジスタを製造する場合について説明する。まず、フィールド酸化膜25が形成されたシリコン基板21上にレジスト（図示せず）を塗布した後、後の工程で厚いシリコン酸化膜27を形成する領域（図4（c）参照）上及びその両側のフィールド酸化膜25上にフォトリソグラフィによりレジストパターン22aを形成し、このレジストパターン22aをマスクとして窒素イオンを例えば25kV、 $5 \times 10^{15} \text{ cm}^{-2}$ の条件で注入する（図4（a））。

【0045】次に、レジストパターン22aをエッチングにより除去した後、後の工程で薄いシリコン酸化膜26を形成する領域（図4（c）参照）のシリコン基板21上及びその両側のフィールド酸化膜25上にフォトリソグラフィによりレジストパターン22bを形成し、このレジストパターン22bをマスクとしてドーパントではないアルゴンイオンを例えば58.8kV、 $5 \times 10^{15} \text{ cm}^{-2}$ の条件で注入する（図4（b））。これらの注入の時、同時にそれぞれのトランジスタのしきい値制御

用のドーパントイオンの注入を行うことができる。

【0046】次に、レジストパターン22bをエッチングにより除去した後、酸素ガスをを用い、950℃で1時間の熱酸化を行うと、図1に示したように窒素イオン注入領域23では酸化速度が減少し、膜厚が約6nmの薄いシリコン酸化膜26が形成されるとともに、アルゴンイオン注入領域24では酸化速度が増大し、膜厚が約39nmの厚いシリコン酸化膜27が形成される（図4（c））。ここで形成された薄いシリコン酸化膜26及び厚いシリコン酸化膜27が膜厚の異なるゲート酸化膜となる。

【0047】このような膜厚の異なる前記ゲート酸化膜を形成した後に、ゲート電極30、31、ソース・ドレイン領域28、29を形成すれば、膜厚の異なる前記ゲート酸化膜を有するMOSトランジスタが製造される。

【0048】以上説明したように本実施例に係るシリコン基板21の酸化方法によれば、膜厚の異なる前記ゲート酸化膜を有するMOSトランジスタを形成する場合において、上記した実施例に係るシリコン基板11の酸化方法の場合に得られた効果と略同様の効果を得ることができる。

【0049】なお、本実施例では2種類の異なる厚さの前記ゲート酸化膜を形成する場合について説明したが、別の実施例では窒素イオン及びアルゴンイオンの注入量や注入領域等の条件を変化させることにより、同一シリコン基板上に2種類以上の異なる厚さのゲート酸化膜を有するMOSトランジスタを製造することができる。

【0050】

【発明の効果】以上詳述したように本発明に係るシリコン基板の酸化方法（1）によれば、窒素イオン注入領域では窒素イオン及びシリコン原子により形成された窒化物のSi-N結合を切るために大きなエネルギーが必要となり、また酸素の拡散が抑制されるので、部分的に酸化速度を減少させることができる。しかも窒素はドーパントではないため、抵抗率の制御性が低下することはない。

【0051】また、窒素イオンの注入量を調節することにより熱酸化時の条件とは独立して酸化速度を制御することができるため、所望箇所に所望厚さのシリコン酸化膜を容易に形成することができる。

【0052】また、本発明に係るシリコン基板の酸化方法（2）によれば、アルゴンイオン注入領域では小さなエネルギーでシリコン基板のSi-Si結合が切れ、しかもアルゴンはドーパントではないため、前記シリコン基板中のドーパント濃度が変化することなく部分的に酸化速度が増大し、抵抗率の制御性が向上し、半導体製造における利用範囲を広げることができる。

【0053】また、アルゴンイオンの注入量を調節することにより熱酸化時の条件とは独立して酸化速度を制御することができ、所望箇所に所望厚さのシリコン酸化

膜を容易に形成することができる。

【0054】また、本発明に係るシリコン基板の酸化方法(3)によれば、上記(1)及び(2)記載の方法における効果と同様の効果が得られ、これに加えて例えばシリコン基板に素子分離領域を形成する場合や異なるゲート酸化膜厚を有するMOSトランジスタを形成する場合において、熱酸化前の前記シリコン基板に窒素イオン注入領域とアルゴンイオン注入領域とを形成しておくことにより、酸化速度の速い部分と遅い部分とを形成することができ、酸化膜厚の異なる領域を一度の熱酸化で形成することができる。このため、複数回の熱酸化によるドーパントの拡散をなくしてドーパント分布の制御性を向上させることができ、また、熱酸化工程やシリコン酸化膜の形成工程及びエッチング工程等を省略して製造コストを大幅に削減することができる。

【0055】さらに本発明に係るシリコン基板の酸化方法(4)によれば上記(1)、(3)記載の方法による作用に加え、注入した窒素イオンがより有効に利用されるため、窒素イオンの注入量を少なくすることができ、前記シリコン基板に欠陥を生じにくくさせることができ

る。

【図面の簡単な説明】

【図1】窒素イオン、窒素イオン及びシリコンイオン、アルゴンイオン、ヒ素イオンを注入した各シリコン基板と、イオンを注入しないシリコン基板とに酸化温度を900℃から950℃に変化させて乾燥酸素雰囲気中で60分間の熱酸化処理を施し、得られた各シリコン酸化膜の厚みを比較したグラフである。

【図2】乾燥酸素雰囲気中で950℃、60分間の熱酸化を行った場合における窒素イオン、窒素イオンとシリコンイオン、及びアルゴンイオンの注入量に対するシリコン酸化膜の膜厚の変化を示したグラフである。

【図3】本発明に係るシリコン基板の酸化方法の実施例を工程順に示した模式的断面図である。

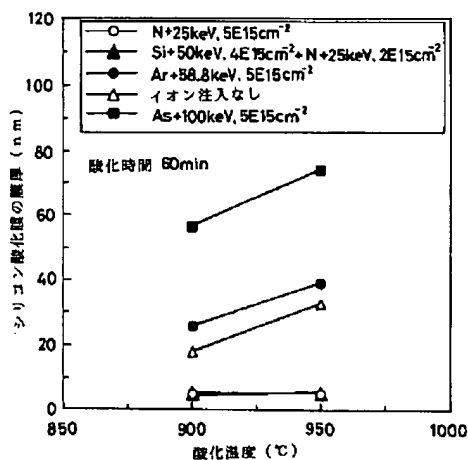
【図4】別の実施例に係るシリコン基板の酸化方法を工程順に示した模式的断面図である。

【図5】従来のLOCOS法を用いたシリコン基板の酸化方法を工程順に示した模式的断面図である。

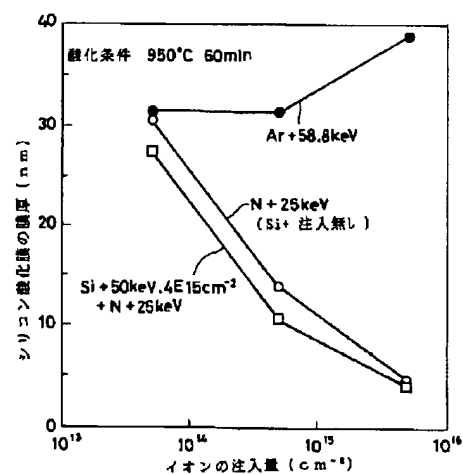
【符号の説明】

11、21 シリコン基板

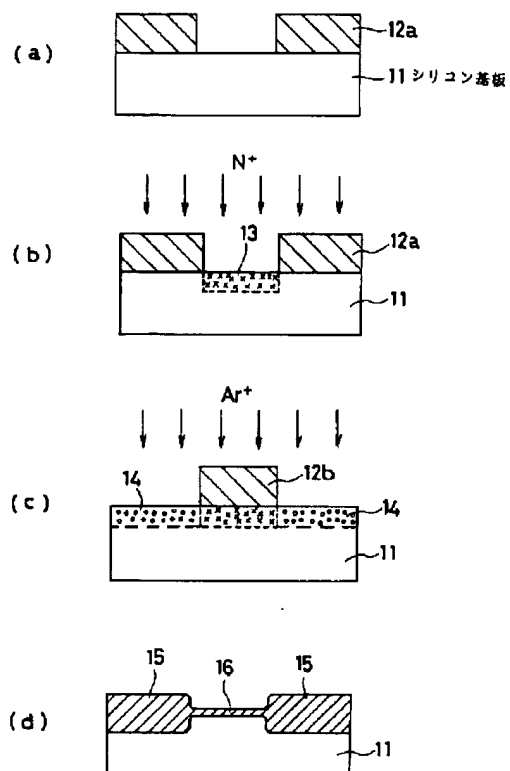
【図1】



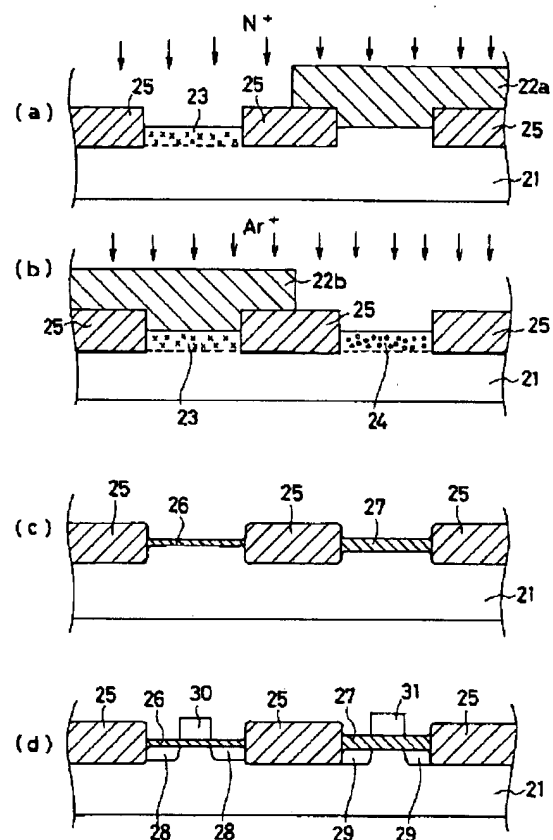
【図2】



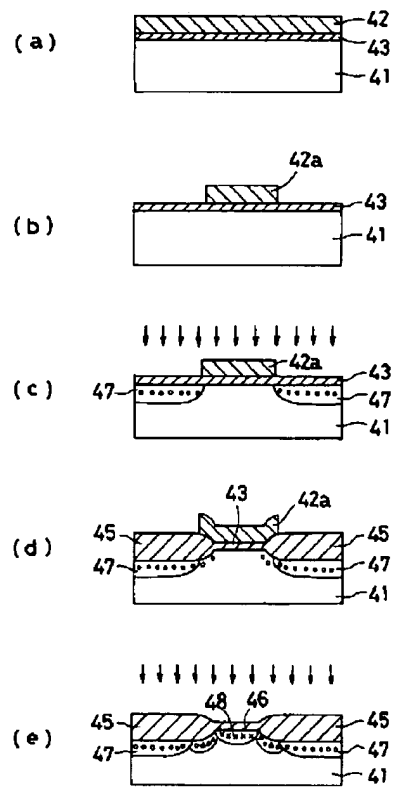
【図3】



【図4】



【図5】



PAT-NO: JP407094503A

DOCUMENT-IDENTIFIER: JP 07094503 A

TITLE: OXIDIZING METHOD FOR SILICON SUBSTRATE

PUBN-DATE: April 7, 1995

INVENTOR-INFORMATION:

NAME

YAMANISHI, YOSHIKI

ASSIGNEE-INFORMATION:

NAME

COUNTRY

SUMITOMO METAL IND LTD

N/A

APPL-NO: JP05238029

APPL-DATE: September 24, 1993

INT-CL (IPC): H01L021/316

ABSTRACT:

PURPOSE: To make it possible to form region with different oxide film thicknesses by thermal oxidation at one time, prevent the diffusion of dopant, improve the controllability of electrical resistivity and reduce the production cost by performing the thermal oxidation of the surface of a silicon substrate after nitrogen ions are implanted in the silicon substrate.

CONSTITUTION: After coating resist to the top of a silicon substrate 11, a resist pattern 12a is formed on an element isolation region by photolithography. Next, nitrogen ions are filled with the resist pattern 12a as a mask, and a nitrogen ion filling region 13 is formed. Thereafter, the resist pattern 12a is removed by etching, a resist pattern 12b is formed by photolithography, argon ions not as dopant are filled using the said resist

pattern as a mask, and an argon ion- implanted region 14 is formed. Next, the resist pattern 12b is removed, thermal oxidation is performed using oxygen gas, and a thin silicon oxide film 16 and a thick silicon oxide film 15 are formed.

COPYRIGHT: (C)1995,JPO

[JP,07-094503,A]

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The oxidization method of the silicon substrate characterized by performing thermal oxidation on the aforementioned front face of a silicon substrate after pouring nitrogen ion into a silicon substrate.

[Claim 2] The oxidization method of the silicon substrate characterized by performing thermal oxidation on the aforementioned front face of a silicon substrate after pouring argon ion into a silicon substrate.

[Claim 3] The oxidization method of the silicon substrate characterized by performing thermal oxidation on the aforementioned front face of a silicon substrate after pouring nitrogen ion and argon ion into a silicon substrate.

[Claim 4] The oxidization method of the silicon substrate according to claim 1 or 3 characterized by pouring in silicon ion with nitrogen ion.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] About the oxidization method of a silicon substrate, in case this invention oxidizes a silicon-substrate front face thermally in a detail more, it relates to the oxidization method of the silicon substrate which can control an oxidation rate.

[0002]

[Description of the Prior Art] In manufacture of a semiconductor device, the role which has achieved the silicon oxide is large and this silicon oxide is widely used as the field oxide film of the isolation region between elements which separates electrically between elements, such as each active element and a passive element, a gate oxide film of an MOS transistor, etc. Therefore, the technology which forms the aforementioned silicon oxide is important technology, and there is the oxidizing [thermally] method which oxidizes a silicon-substrate front face directly as technology which forms this silicon oxide.

[0003] the oxidization method of a silicon substrate using the conventional general oxidizing [thermally] method -- a silicon substrate -- O_2 H_2+O_2 etc. -- the aforementioned silicon-substrate front face is changed to the silicon oxide by performing heat treatment hot in the inside of an oxidizing atmosphere

[0004] In the oxidization method of such a silicon substrate, it is usually carrying out by

changing values, such as temperature [control / of the thickness of the aforementioned silicon oxide formed] at the time of heat treatment, time, and oxygen tension.

[0005] Moreover, an oxidation rate is controlled by atomic hole concentration in the aforementioned silicon substrate. That is, if the atomic hole concentration in this silicon substrate becomes high, in order that Si-Si combination may go out with small energy, an oxidation rate increases. For example, if the dopant concentration (As, P, B, etc.) in this silicon substrate becomes high, the position of a Fermi level shifts, the concentration of an atomic hole becomes high, and it is known that an oxidation rate will increase (C. P. Ho and J. D. Plummer, J. Electrochem. Soc., and 126 (1979) 1523). Moreover, when ion-implantation is used for introduction of a dopant, among the defects by which induction is carried out, it is distributed mostly near the substrate front face by the atomic hole, and it is known that the oxidation rate on the front face of a substrate will increase for this reason (S. Solmi et al, Appl. Phys. Lett., and 51 (1987) 331). Therefore, by performing introduction of a dopant using ion-implantation, and controlling acceleration voltage, injection rate, etc. at the time of the kind of ion, and an ion implantation, the distribution of the atomic hole on the front face of a substrate is controlled, and an oxidation rate is controlled.

[0006] Moreover, when forming the aforementioned silicon oxide which is becoming thin with detailed-izing of an element, for example like a gate oxide film, the method of lowering the temperature at the time of heat treatment, the method of making the oxygen tension in atmosphere small, etc. are usually adopted as a method of decreasing an oxidation rate.

[0007] By the way, the LOCOS method (Local Oxidation of Silicon) is learned as a method used when the method of usually performing combining thermal oxidation of multiple times is used, for example, it forms the isolation field and element field of a semiconductor device, in order to create the field where oxidization thickness differs on the same silicon substrate.

[0008] Drawing 5 is the typical cross section having shown each process in the case of forming an isolation field by the conventional LOCOS method (Local Oxidation of Silicon).

[0009] First, first thermal oxidation of silicon-substrate 41 front face in which p wells were formed is performed, a silicon oxide 43 is formed, and the silicon nitride 42 is formed by CVD the whole surface on this silicon oxide 43 (drawing 5 (a)).

[0010] Then, alternative etching is given to the silicon nitride 42 on the isolation field which forms the resist pattern (not shown) by the photolithography, namely, forms the thick silicon oxide 45 (drawing 5 (d)) at a next process, and silicon nitride pattern 42a which becomes a mask at a next ion-implantation process is formed (drawing 5 (b)).

[0011] Next, high-concentration p type ion is poured into the silicon oxide 43 exposed by the aforementioned alternative etching as ion for isolation in self-alignment by using silicon nitride pattern 42a as a mask, and the isolation field 47 is formed in it (drawing 5 (c)).

[0012] Then, thermal oxidation processing of a two-times eye is performed to a silicon oxide 43, the thick silicon oxide 45 is formed (drawing 5 (d)), and etching removes silicon nitride pattern 42a and silicon oxides 43 other than on the isolation field 47 after that.

[0013] Next, third thermal oxidation is performed controlling the oxygen tension in

temperature, time, and atmosphere etc., and the thin silicon oxide 46 is formed. Then, p type ion for threshold control is poured into the thin silicon oxide 46 in self-alignment, and the element field 48 is formed (drawing 5 (e)).

[0014]

[Problem(s) to be Solved by the Invention] Since the whole silicon-substrate front face was controlled when setting to the oxidization method of the silicon substrate by the above-mentioned conventional general oxidizing [thermally] method and controlling oxidization thickness by the temperature at the time of heat treatment, time, oxygen tension, etc., the technical problem that oxidization thickness was partially uncontrollable occurred, therefore the technical problem that only one kind of thickness could be formed occurred by thermal oxidation once.

[0015] Moreover, in the oxidization method of a silicon substrate using the conventional LOCOS method shown in drawing 5 , in case the isolation field 47 and the element field 48 of a semiconductor device are formed, the field where oxidization thickness differs is formed on the same silicon substrate 41. Three thermal oxidation is usually performed in that case.

[0016] However, when there was much number of times of thermal oxidation, the technical problem that dopant ion was spread unnecessarily, the technical problem that the controllability of a dopant distribution falls occurred, and there was a part which cannot carry out semiconductor manufacturing process up use for this reason occurred. Moreover, since the thermal oxidation process of multiple times, the formation process of a silicon nitride, and the etching process were required, a process could not be simplified but the technical problem that a manufacturing cost cost dearly occurred.

[0017] Although how to control an oxidation rate partially by pouring in a dopant using ion-implantation and moreover controlling the acceleration voltage and injection rate at the time of the kind of ion and an ion implantation is also considered in order to cope with such a problem In order to make high unnecessarily DOPANDO concentration of the portion to which has the technical problem that it is uncontrollable by this method only in the direction to which an oxidation rate is made to increase, and you want to increase an oxidation rate, Forming once the field where the technical problem that controllabilities, such as resistivity, fall occurs, semiconductor manufacturing process up use may not be able to be carried out, therefore oxidization thickness differs by thermal oxidation had the technical problem were difficult.

[0018] this invention is made in view of such a technical problem, and the oxidation rate of a silicon substrate can be decreased partially. An oxidation rate can be increased partially, without changing the dopant concentration in a silicon substrate. And by adjusting the amount of ion implantations etc., an oxidation rate can be controlled and the silicon oxide of desired thickness can be formed partially easily. Therefore, the field where oxidization thickness differs can be once formed by thermal oxidation, improvement in prevention of diffusion of a dopant and the controllability of resistivity and curtailment of a manufacturing cost can be aimed at, and it aims at offering the oxidization method of a silicon substrate which can be used in the latus range of semiconductor manufacture.

[0019]

[Means for Solving the Problem] It is characterized by the oxidization method of the silicon substrate which starts this invention in order to attain the above-mentioned

purpose performing thermal oxidation on the aforementioned front face of a silicon substrate, after pouring nitrogen ion into a silicon substrate (1).

[0020] Moreover, after the oxidization method of the silicon substrate concerning this invention pours argon ion into a silicon substrate, it is characterized by performing thermal oxidation on the aforementioned front face of a silicon substrate. (2)

Moreover, after the oxidization method of the silicon substrate concerning this invention pours nitrogen ion and argon ion into a silicon substrate, it is characterized by performing thermal oxidation on the aforementioned front face of a silicon substrate (3).

[0021] The oxidization method of the silicon substrate which furthermore starts this invention is characterized by pouring in silicon ion with nitrogen ion (4).

[0022]

[Function] Drawing 1 is the graph which oxidization temperature was changed to each silicon substrate which poured in nitrogen ion, nitrogen ion and silicon ion, argon ion, and arsenic ion, and the silicon substrate which does not pour in ion from 900 degrees C at 950 degrees C, performed thermal oxidation processing for 60 minutes in dryness oxygen atmosphere, and compared the thickness of each obtained silicon oxide.

[0023] When not pouring in ion so that clearly from drawing 1, the thickness of the aforementioned silicon oxide in 900 degrees C was about 18nm, and oxidation rates were about 0.3 nm/min. Moreover, when the arsenic (As) ion which is a dopant is poured in, the thickness in 900 degrees C is about 56nm, and oxidation rates are about 0.95 nm/min.

[0024] On the other hand, when nitrogen ion is poured in, and when nitrogen ion and silicon ion are poured in, the thickness in 900 degrees C is about 5nm, and when an oxidation rate does not pour in about 0.08 nm/min and ion, it is decreasing to 4 by about 1/. Such a phenomenon reacts with the silicon atom in a substrate, and forms a nitride, and the poured-in nitrogen ion originates in suppressing diffusion of oxygen, and the reaction of a silicon atom and oxygen, and produces it. Moreover, since the nitrogen ion poured in from combining a bird clapper and the poured-in silicon ion itself with nitrogen ion that the poured-in silicon ion cuts the Si-Si combination in a substrate, and tends to be connected with nitrogen ion is effectively used when pouring in nitrogen ion and silicon ion, compared with the case where only nitrogen ion is poured in, there is little injection rate of nitrogen ion and it ends.

[0025] On the other hand, when argon (Ar) ion is poured in, the thickness in 900 degrees C is about 26nm, and the oxidation rate is increasing by about 1.4 times at the time of not pouring in about 0.43 nm/min and ion. The oxidation rate is increasing such a phenomenon as it originates in an atomic hole increasing to a silicon-substrate front face by the poured-in argon ion, and is generated and oxidization temperature becomes high.

[0026] Moreover, drawing 2 is the graph which showed change of the thickness of the silicon oxide to the injection rate of the nitrogen ion at the time of performing 950 degrees C and thermal oxidation for 60 minutes in dryness oxygen atmosphere, nitrogen ion and silicon ion, and argon ion. Conditions, such as temperature at the time of thermal oxidation, can control the thickness of the aforementioned silicon oxide by changing independently the injection rate of nitrogen ion, nitrogen ion and silicon ion, and argon ion so that drawing 2 may show. Therefore, if injection rate is changed to the various fields on the aforementioned front face of a silicon substrate and nitrogen ion, nitrogen ion and silicon ion, or argon ion is poured into them before thermal oxidation, it will become possible to form the aforementioned silicon oxide of thickness which is different

by one thermal oxidation.

[0027] In addition, pouring of silicon ion may be performed to any before and after a nitrogen ion implantation, and may be performed simultaneously.

[0028] According to the oxidization method of the silicon substrate the above-mentioned (1) publication, in a nitrogen ion-implantation field, when nitrogen ion reacts with the silicon atom in a silicon substrate, a nitride will be formed, and in order to cut Si-N combination, big energy is needed, and an oxidation rate decreases partially. And since nitrogen is not a dopant, the controllability of resistivity does not fall.

[0029] Moreover, since an oxidation rate is controlled independently with the conditions at the time of thermal oxidation by adjusting the injection rate of nitrogen ion etc., it becomes possible to form the silicon oxide of request thickness in a request part easily. However, since a defect may arise in the aforementioned silicon substrate when there is too much injection rate of nitrogen ion, it is desirable to double and pour in silicon ion.

[0030] Moreover, according to the oxidization method of the silicon substrate the above-mentioned (2) publication, the atomic hole concentration in the front face of the aforementioned silicon substrate increases by pouring in argon ion. Since Si-Si combination goes out with energy small in an argon ion-implantation field and an argon moreover is not a dopant, It becomes possible to increase an oxidation rate partially, without changing the dopant concentration in the aforementioned silicon substrate, improvement in the controllability of resistivity is achieved, and the use range in semiconductor manufacture spreads. Moreover, since an oxidation rate is controlled independently with the conditions at the time of thermal oxidation by adjusting the injection rate of argon ion etc., it becomes possible to form the silicon oxide of request thickness in a request part easily.

[0031] Moreover, according to the oxidization method of the silicon substrate the above-mentioned (3) publication, the operation by the method the above (1) and given in (2) and the same operation are obtained. In addition, when forming the MOS transistor which has gate oxidization thickness which is different when forming an isolation field in a silicon substrate, for example, it sets. By forming the nitrogen ion-implantation field and the argon ion-implantation field in the aforementioned silicon substrate before thermal oxidation, the quick portion of an oxidation rate and a late portion are formed, and the field where oxidization thickness differs is easily formed by the thermal oxidation which is 1 time. For this reason, diffusion of the dopant by thermal oxidation of multiple times is lost, and the controllability of a dopant distribution improves, and simplification of a thermal oxidation process, the formation process of a silicon nitride, an etching process, etc., etc. is attained, and a manufacturing cost is cut down sharply.

[0032] Since the poured-in nitrogen ion is furthermore used [according to the oxidization method of the silicon substrate the above-mentioned (4) publication] more effectively in addition to the operation by the method the above (1) and given in (3), it becomes possible to lessen injection rate of nitrogen ion.

[0033]

[Example] Hereafter, the example of the oxidization method of the silicon substrate concerning this invention is explained based on a drawing.

[0034] Drawing 3 is the typical cross section having shown the oxidization method of the silicon substrate concerning an example in order of the process. In addition, the case where an isolation field is formed here is explained. First, after applying a resist (not

shown) on a silicon substrate 11, resist pattern 12a is formed by the photolithography on the isolation field which forms the thick silicon oxide 15 (drawing 3 (d)) at a next process (drawing 3 (a)).

[0035] Next, nitrogen ion is poured in on condition that 25kV and $5 \times 10^{15} \text{cm}^{-2}$ by using this resist pattern 12a as a mask, and the nitrogen ion-implantation field 13 is formed (drawing 3 (b)).

[0036] Then, after etching removes resist pattern 12a, resist pattern 12b is formed by the photolithography on the element field which forms the thin silicon oxide 16 (drawing 3 (d)) at a next process, the argon ion which is not a dopant is poured in on condition that 58.8kV and $5 \times 10^{15} \text{cm}^{-2}$ by using this resist pattern 12b as a mask, and the argon ion-implantation field 14 is formed (drawing 3 (c)). In addition, the dopant ion for isolation can be simultaneously poured in at this time.

[0037] Next, if thermal oxidation of 4 hours is performed at 1050 degrees C using oxygen gas after removing resist pattern 12b, as shown in drawing 1 , an oxidation rate decreases in the nitrogen ion-implantation field 13, while the thin silicon oxide 16 whose thickness is about 7nm is formed, an oxidation rate will increase in the argon ion-implantation field 14, and the thick silicon oxide 15 whose thickness is about 170nm will be formed (drawing 3 (d)). In addition, the thin silicon oxide 16 formed here serves as an element field, and the thick silicon oxide 15 serves as an isolation field.

[0038] If it is in the oxidization method of the silicon substrate 11 concerning this example as described above Since thermal oxidation of silicon-substrate 11 front face is performed after pouring nitrogen ion and argon ion into a silicon substrate 11 Since big energy is needed in order to form a nitride and to cut Si-N combination in the nitrogen ion-implantation field 13, when nitrogen ion reacts with the silicon atom in a silicon substrate 11, and diffusion of oxygen is also suppressed, an oxidation rate can be decreased partially. And since nitrogen is not a dopant, the controllability of resistivity does not fall.

[0039] Moreover, in the argon ion-implantation field 14, the atomic hole concentration in silicon-substrate 11 front face can increase by pouring in argon ion, Si-Si combination goes out with small energy, an oxidation rate can increase partially, without the dopant concentration in a silicon substrate 11 changing, since it is not a dopant, the controllability of an argon of resistivity can improve, and the use range in semiconductor manufacture can be extended.

[0040] Furthermore, by adjusting the amount of ion implantations etc., with the conditions at the time of thermal oxidation, an oxidation rate can be controlled independently and the silicon oxide of request thickness can be easily formed in a request part.

[0041] When following, for example, forming an isolation field in a silicon substrate 11, the quick portion of an oxidation rate and a late portion can be formed by forming the nitrogen ion-implantation field 13 and the argon ion-implantation field 14 in the silicon substrate 11 before thermal oxidation, and even if it is one-time thermal oxidation, the aforementioned element field which consists of the aforementioned isolation field which consists of a thick silicon oxide 15, and a thin silicon oxide 16 can be formed simultaneously. For this reason, diffusion of the dopant by thermal oxidation of multiple times can be lost, and the controllability of a dopant distribution can be raised, and a thermal oxidation process, a formation process, an etching process of a silicon nitride,

etc. can be skipped, and a manufacturing cost can be cut down sharply.

[0042] Moreover, when manufacturing an MOS transistor after forming the aforementioned isolation field by the above-mentioned method, the thin silicon oxide 16 can be used as a protection oxide film at the time of the ion implantation for channels, the reoxidation in the usual LOCOS method can be omitted, and curtailment of a manufacturing cost can be aimed at further.

[0043] In addition, in this example, although nitrogen ion was explained taking the case of the case where it pours in independently, when silicon ion is also poured in with nitrogen ion, in another example, injection rate of nitrogen ion may be lessened, and an effect equivalent to the effect in this example can be acquired also in this case, and it can carry out that it is hard to make a silicon substrate produce a defect in addition to this.

[0044] Moreover, drawing 4 is the typical cross section having shown the oxidization method of the silicon substrate concerning another example in order of the process. Here, the case where the MOS transistor which has the gate oxide film from which thickness differs is manufactured is explained. First, after applying a resist (not shown) on the silicon substrate 21 in which the field oxide film 25 was formed, Resist pattern 22a is formed by the photolithography on the field (refer to drawing 4 (c)) which forms the thick silicon oxide 27 at a next process, and the field oxide film 25 of the both sides. Nitrogen ion is poured in on condition that 25kV and $5 \times 10^{15} \text{cm}^{-2}$ by using this resist pattern 22a as a mask (drawing 4 (a)).

[0045] Next, after etching removes resist pattern 22a, resist pattern 22b is formed by the photolithography on the silicon substrate 21 of the field (refer to drawing 4 (c)) which forms the thin silicon oxide 26 at a next process, and the field oxide film 25 of the both sides, and the argon ion which is not a dopant is poured in on condition that 58.8kV and $5 \times 10^{15} \text{cm}^{-2}$ by using this resist pattern 22b as a mask (drawing 4 (b)). The dopant ion for threshold control of each transistor can be simultaneously poured in at the time of these pourings.

[0046] Next, if thermal oxidation of 1 hour is performed at 950 degrees C using oxygen gas after etching removes resist pattern 22b, as shown in drawing 1, an oxidation rate decreases in the nitrogen ion-implantation field 23, while the thin silicon oxide 26 whose thickness is about 6nm is formed, an oxidation rate will increase in the argon ion-implantation field 24, and the thick silicon oxide 27 whose thickness is about 39nm will be formed (drawing 4 (c)). The thin silicon oxide 26 and the thick silicon oxide 27 which were formed here turn into a gate oxide film from which thickness differs.

[0047] If the gate electrodes 30 and 31 and the source drain fields 28 and 29 are formed after forming the aforementioned gate oxide film from which such thickness differs, the MOS transistor which has the aforementioned gate oxide film from which thickness differs will be manufactured.

[0048] The effect and the same effect as abbreviation which were acquired in the oxidization method of the silicon substrate 11 concerning the example described above when the MOS transistor which has the aforementioned gate oxide film from which thickness differs was formed according to the oxidization method of the silicon substrate 21 concerning this example, as explained above can be acquired.

[0049] In addition, although this example explained the case where the aforementioned gate oxide film of two kinds of different thickness was formed, in the another example, the MOS transistor which has the gate oxide film of two or more kinds of different

thickness on the same silicon substrate can be manufactured by changing the conditions of the injection rate of nitrogen ion and argon ion, a pouring field, etc.

[0050]

[Effect of the Invention] Since big energy is needed in order to cut Si-N combination of the nitride formed with nitrogen ion and the silicon atom in the nitrogen ion-implantation field according to the oxidization method (1) of the silicon substrate concerning this invention as explained in full detail above, and diffusion of oxygen is suppressed, an oxidation rate can be decreased partially. And since nitrogen is not a dopant, the controllability of resistivity does not fall.

[0051] Moreover, since an oxidation rate is controllable independently with the conditions at the time of thermal oxidation by adjusting the injection rate of nitrogen ion etc., the silicon oxide of request thickness can be easily formed in a request part.

[0052] Moreover, according to the oxidization method (2) of the silicon substrate concerning this invention, in an argon ion-implantation field, Si-Si combination of a silicon substrate goes out with small energy, an oxidation rate can increase partially, without the dopant concentration in the aforementioned silicon substrate changing, since it is not a dopant, the controllability of an argon of resistivity can improve, and the use range in semiconductor manufacture can be extended.

[0053] Moreover, by adjusting the injection rate of argon ion etc., with the conditions at the time of thermal oxidation, an oxidation rate can be controlled independently and the silicon oxide of request thickness can be easily formed in a request part.

[0054] Moreover, according to the oxidization method (3) of the silicon substrate concerning this invention, the effect in a method the above (1) and given in (2) and the same effect are acquired. In addition, when forming the MOS transistor which has gate oxidization thickness which is different when forming an isolation field in a silicon substrate, for example, it sets. By forming the nitrogen ion-implantation field and the argon ion-implantation field in the aforementioned silicon substrate before thermal oxidation, the quick portion of an oxidation rate and a late portion can be formed, and the field where oxidization thickness differs can be once formed by thermal oxidation. For this reason, diffusion of the dopant by thermal oxidation of multiple times can be lost, and the controllability of a dopant distribution can be raised, and a thermal oxidation process, a formation process, an etching process of a silicon nitride, etc. can be skipped, and a manufacturing cost can be cut down sharply.

[0055] A defect can be made hard to be able to lessen injection rate of nitrogen ion and to produce in the aforementioned silicon substrate, since the poured-in nitrogen ion is used [according to the oxidization method (4) of the silicon substrate which furthermore starts this invention] more effectively in addition to the operation by the method the above (1) and given in (3).

[Translation done.]

<http://www6.ipdl.jpo.go.jp/Tokujitu/PAJdetail.ipdl?N0000=80&N0120=01&N2001=2&N3001=H07-094503>